

Partial English Translation of
LAID OPEN unexamined
JAPANESE PATENT APPLICATION

Publication No. 60-167390

From line 19 of the lower right column on page 2 to line 10 of the upper left column on page 3

Figure 3 is an energy band diagram taken along a dash-dotted line C-C' in Figure 2, wherein Figures 3(a) and 3(b) respectively show a case where zero bias voltage is applied between the collector region and the base region and a case where the reverse bias voltage is applied therebetween. When the zero bias voltage is applied between the collector region and the base region, the electrons and the holes are confined in the active layer. While, when the reverse bias voltage is applied between the collector region and the base region, a punch through occurs as shown in Figure 3(b), so that the holes in the active layer 14 are absorbed out into the collector region. Accordingly, in the present invention, restraint of the operation speed according to the recombination speed of the carriers in the active layer, as is seen in the case where the conventional BH laser is used, is resolved, whereby high speed modulation can be achieved.

From lines 14 to 19 of the lower left column on page 3

Figure 4(b) is an energy band diagram at application of a forward

bias voltage between the collector region and the base region in the case where the emitter layer and the collector layer are the n-type and the base layer is the p-type. In this case, the electrons which overflow from the active layer 14 into the base layer 13 are flown back to the active layer 14, as indicated by an arrow D, with an advantageous result that the overflow of the electrons as shown in the conventional example can be restrained.



(19)

(11) Publication number:

60167390 A

Generated Document

PATENT ABSTRACTS OF JAPAN

(21) Application number: 59023101

(51) Intl. Cl.: H01S 3/18 H01L 33/00

(22) Application date: 09.02.84

(30) Priority:

(43) Date of application
publication: 30.08.85(84) Designated
contracting states:

(71) Applicant: MATSUSHITA ELECTRIC IND CO LTD

(72) Inventor: YAMANISHI MASAMICHI
ONAKA SEIJI

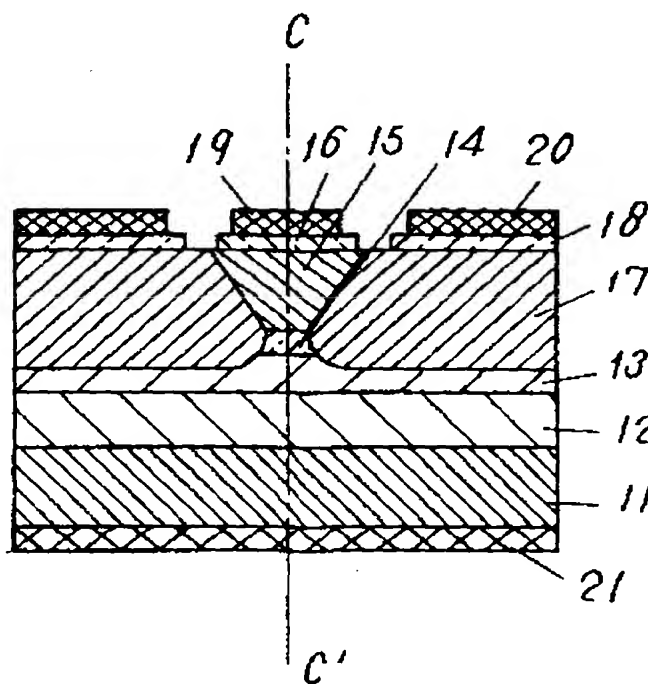
(74) Representative:

(54) SEMICONDUCTOR LIGHT-
EMITTING ELEMENT

(57) Abstract:

PURPOSE: To emit light by injecting currents to an emitter-base junction, to suck out carriers stored in an active layer forcibly by applying a reverse bias to a base-collector junction and to increase a modulation rate by forming the active layer as a light-emitting layer between an emitter layer and a base layer.

CONSTITUTION: Holes are injected to an active layer 14 from an emitter layer 15 and electrons from a buried layer 17 (one part is injected through a base layer 13), and injected holes and electrons recombine in the active layer 14 and emit light. Carriers injected to the active layer 14 are sucked out in such a manner that a depletion layer in the base layer 13 is extended until it reaches to the emitter layer 15 by reverse-biasing a junction between a collector layer 12 and the base layer 13 and sections among the emitter layer 15, the active layer 14, the base layer 13 and the collector layer 12 are brought to the state of a punch-through. Accordingly, the limit of the speed of operation by the recombination rate of carriers in the active layer which has been generated by a conventional BH laser is eliminated, and modulation at high speed is enabled.



COPYRIGHT: (C)1985,JPO&Japio

⑫ 公開特許公報(A)

昭60-167390

⑬ Int. Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和60年(1985)8月30日

H 01 S 3/18
H 01 L 33/007377-5F
6666-5F

審査請求 未請求 発明の数 3 (全5頁)

⑮ 発明の名称 半導体発光素子

⑯ 特 願 昭59-23101

⑰ 出 願 昭59(1984)2月9日

⑱ 発 明 者 山 西 正 道 広島市東区牛田新町3丁目41番9号

⑲ 発 明 者 大 仲 清 司 門真市大字門真1006番地 松下電器産業株式会社内

⑳ 出 願 人 松下電器産業株式会社 門真市大字門真1006番地

㉑ 代 理 人 弁理士 中尾 敏男 外1名

明 細 書

1、発明の名称

半導体発光素子

2、特許請求の範囲

(1) 第1導電形のエミッタ層、第2導電形のベース層および第1導電形のコレクタ層よりなるトランジスタ構造の上記エミッタ層と上記ベース層との間に発光層となる活性層を設け、コレクタ・ベース間の動作電圧において上記ベース層の厚みは上記ベース層内に拡がる空乏層の幅よりも小さいことを特徴とする半導体発光素子。

(2) 活性層のバンドギャップがベース層のバンドギャップよりも小さいことを特徴とする特許請求の範囲第1項記載の半導体発光素子。

(3) 第1および第2導電形がそれぞれn形およびp形であることを特徴とする特許請求の範囲第1項記載の半導体発光素子。

(4) コレクタとなる第1導電形の半導体基板上に第2導電形のベース層、このベース層上に選択的に形成された上記ベース層よりもバンドギャップ

の小さい活性層、さらに上記活性層上に選択的に形成された上記活性層よりもバンドギャップの大きい第1導電形のエミッタ層および少なくとも上記ベース層に接するように形成された第2導電形の埋込層を有することを特徴とする半導体発光素子。

(5) エミッタとなる第1導電形の半導体基板上に選択的に形成された上記半導体基板よりもバンドギャップの小さい活性層、この活性層上に選択的に形成された上記活性層よりもバンドギャップの大きい第2導電形のベース層、さらに上記ベース層上に選択的に形成された第1導電形のコレクタ層および少なくとも上記ベース層に接するように形成された第2導電形の埋込層を有することを特徴とする半導体発光素子。

3、発明の詳細な説明

産業上の利用分野

本発明は半導体レーザ、発光ダイオードなどの半導体発光素子に関する。

従来例の構成とその問題点

半導体レーザー、発光ダイオードなどの半導体発光素子は、光ファイバ通信・光ディスクなどの光情報処理・光を使った光応用計測などに応用されており、光産業の発展にともなう今後大きな需要が見込まれている。

半導体発光素子たとえばAlGaAs半導体レーザーの場合、発振波長は約 $0.9\mu\text{m}$ である。この波長は周波数になおすと $2 \times 10^{15}\text{Hz}$ という非常に高い周波数になる。しかし現在のところ半導体レーザーの変調周波数は 10^9Hz オーダーが実現されているに過ぎず、半導体レーザーの高速化の面において半導体レーザーの性能が十分に生かされているとは言えないのが現状である。半導体レーザーの変調周波数が 1GHz 程度にとどまっている原因の1つに活性層に注入されたキャリアの再結合速度による影響がある。

第1図(a)に従来のBH(埋込みヘテロ接合形)レーザーの構造を示す。InGaAsPのDHレーザーの場合1はn形InP基板、2はn形InPバッファ層、3はInGaAsP活性層、4はp形InPクラッド層、

オーバーフローというような問題点があった。

発明の目的

本発明はこのような従来の半導体レーザーの問題点を解決^達するためになされたものであり、高速変調が可能で電子のオーバーフローが少ない半導体レーザーを提供することを目的とする。

発明の構成

本発明は第1導電形のエミッタ層、第2導電形のベース層および第1導電形のコレクタ層よりなるトランジスタ構造の上記エミッタ層と上記ベース層との間に発光層となる活性層を設けた構成を有する半導体発光素子であり、エミッタ・ベース接合に電流を注入することにより発光を行ない、ベース・コレクタ接合に逆バイアスを印加することにより活性層内に蓄積されたキャリアを強制的に吸い出して変調速度の高速化を図るものである。

実施例の説明

以下、本発明を実施例に従って説明する。第2図に本発明をBHレーザーに応用した本発明の第1の実施例を示す。たとえばInGaAsPのBHレー

5はInGaAsPキャップ層、6はn形InP埋込層、7は SiO_2 膜、8はAu/Zn電極、9はAu/Sn電極である。第1図(b)は第1図(a)の一点鎖線A-Aに沿ったエネルギーバンド図である。P-InPから活性層に正孔が、n-InPから活性層に電子がそれぞれ注入され、活性層内で注入された正孔と電子とが再結合して発光する。レーザーを直接変調する場合、発光量の変調は電子および正孔の注入量を変化することによって行なわれる。そこでたとえば電子および正孔の注入を止めたかすると、それまでに活性層に注入されていた正孔および電子はある再結合速度に従って減少し、発光量もこれに従って減少していく。したがって変調速度はこの再結合速度によって制約され、通常数nsecすなわち数百MHzとなる。また、活性層に注入された電子は矢印Bで示すようにオーバーフローしてP-InP層に注入され半導体レーザーの発光効率を低下させる原因になっている。

従来の半導体レーザーにおいては上述のように、キャリアの再結合速度が遅いことおよび電子のオ

ザを例にとると、11はp形InP基板、12はp形Inpコレクタ層、13はn形InPベース層、14はInGaAsP活性層、15はp形InPエミッタ層、16はエミッタ層15にオーミック接触をとるためのp形InGaAsPコンタクト層、17はn形InP埋込層、18は埋込層17にオーミック接触をとるためのn形InGaAsPコンタクト層、19はエミッタ電極、20はベース電極、21はコレクタ電極である。正孔はエミッタ層15より、また電子は埋込層17より(一部はベース層13を通して)活性層14に注入され、注入された正孔および電子は活性層14で再結合して発光する。活性層14に注入されたキャリアの吸い出しは、コレクタ層12とベース層13との接合を逆バイアスすることにより、エミッタ層15に達するまでベース層13の中の空乏^層を拡げ、エミッタ層15、活性層14、ベース層13およびコレクタ層12の間をパンチスルー状態にすることにより行なう。

第3図に第2図の一点鎖線C-Cに沿ったエネルギーバンド図を示す。第3図(a)および(b)はコレ

クタ・ベース間の印加電圧がそれぞれ零バイアスおよび逆バイアスの時について示す。コレクタ・ベース間が零バイアスの時は電子および正孔は活性層に閉じ込められているが、コレクタ・ベース間に逆バイアスを印加すると第3図(b)のようにバンスルーが起こり、活性層14内の正孔はコレクタに吸い出される。したがって本発明によれば従来のBHレーザで起こっていたような活性層内のキャリアの再結合速度による動作速度の制限は無くなることになり、高速変調が可能となる。

このようなコレクタによる活性層のキャリアの吸い出し動作を行なうために必要な各層の不純物密度をここで求めておく。ベース層13の不純物密度を N_B 、コレクタ層12の不純物密度を N_C とすると、コレクタ・ベース間に逆電圧 V を印加したときにベース層13の内部に拡がる空乏層の幅 d は次のようになる。

$$d = \sqrt{\frac{2\epsilon N_C (V_{bi} + V)}{q N_B (N_B + N_C)}} \quad \dots\dots\dots(1)$$

したがって動作電圧 V を下げるためにベース層13の不純物密度 N_B を低くしても埋込層17から活性層14へ電子を注入する際の直列抵抗の上昇は少ない。

以上の本発明の第1の実施例の説明ではエミッタ層15およびコレクタ層12がp形、ベース層13がn形(p-n-p)の場合について説明したが、以上の説明でp形とn形とをすべて逆にした場合について以下に説明する。第4図(a)にエミッタ層15およびコレクタ層12がn形、ベース層13がp形(n-p-n)の場合のコレクタ・ベース間逆バイアス時のエネルギーバンド図を示す。この場合活性層内の電子がコレクタに吸い出される。n-p-nの場合のコレクタ・ベース間順バイアス時のエネルギーバンド図を第4図(b)に示す。この場合、活性層14からベース層13にオーバーフローした電子は矢印Dに示すように活性層14に押しもどされ従来例で示したような電子のオーバーフローを少なくすることができる。

第5図に本発明をBHレーザに応用した本発明

ここに ϵ は誘電率、 V_{bi} はビルトイン電圧、 q は電子の電荷量である。ここでたとえば $N_C = 1 \times 10^{17} \text{ cm}^{-3}$ 、 $N_B = 5 \times 10^{16} \text{ cm}^{-3}$ 、 $\epsilon = 1.06 \times 10^{-12} \text{ F/cm}$ とするとコレクタ・ベース間電圧 $V = 1 \text{ OV}$ のときの d は

$$d = 0.44 \mu\text{m}$$

となる。したがって、この場合ベース層13の厚さ t を $0.44 \mu\text{m}$ 以下にすると $V = 1 \text{ OV}$ で活性層14のキャリアを吸い出すことができる。すなわち、本発明の動作を行なうためには動作電圧 V において

$$t < d \quad \dots\dots\dots(2)$$

を満たすように、ベース層13の厚さ t 、ベース層13の不純物密度 N_B およびコレクタ層12の不純物密度 N_C 決めればよいことになる。

本発明の第1の実施例(第2図)の場合、従来のBHレーザと異なる点は、活性層への電子の注入は基板側から基板表面に垂直な方向に行なわれていたのに対し、第2図では埋込層17から基板表面に平行な方向に注入が行なわれることである。

本発明の第2の実施例を示す。たとえば、31はp形InP基板、32はp形InPコレクタ層、33はInGaAsP活性層、34はn形InPベース層、35はp形InPコレクタ層、36はp形InGaAsPコンタクト層、37はn形InP埋込層、38はn形InGaAsPコンタクト層、39はコレクタ電極、40はベース電極、41はエミッタ電極である。ベース層34の不純物密度厚さおよびコレクタ層35の不純物密度は本発明の第1の実施例と同様の方法で決定される。このような構造の場合も本発明の第1の実施例の場合と同様に活性層のキャリアの吸い出し効果および電子のオーバーフローの防止ができることはもちろんである。また第5図の構造の場合第2図の構造に比べベース・コレクタ接合の接合面積が小さくなる。すなわち、第5図の構造の場合、第2図に比べベース・コレクタ接合の容量を小さくすることができ、変調速度をより高速化することができる。

なお、上記本発明の実施例の説明でp形とn形とを入れかえてもよいことはもちろんである。ま

た、 InGaAsP のBHレーザを例にとって説明したが他の材料を使ったレーザたとえば GaAs を基板とする AlGaAs 、 InGaAsP 、 InGaAlP などであってもよい。さらに、BHレーザの埋込層のかわりに拡散層でベース電極の取り出しを行なった拡散ストライプ形レーザなどにも応用可能である。

また、上記本発明の実施例の説明では半導体レーザについて説明したが発光ダイオードに応用してもよいことはもちろんである。

発明の効果

以上説明したように、本発明ではレーザにコレクタ層を設けることにより、活性層のキャリアの吸出しが可能となり、レーザの高速変調が可能となる。また、 $n-p-n$ 構造をとることにより電子のオーバーフローを防止することができ発光効率を良くすることができる。また、BHレーザの埋込層をベースの電極取り出しに使うことにより簡単な構造で活性層のキャリアの吸い出しを行なうことができる。このように、本発明により半導体レーザの高速変調が可能になり、半導体レーザ

の応用範囲のより一層の広がりが可能となる。

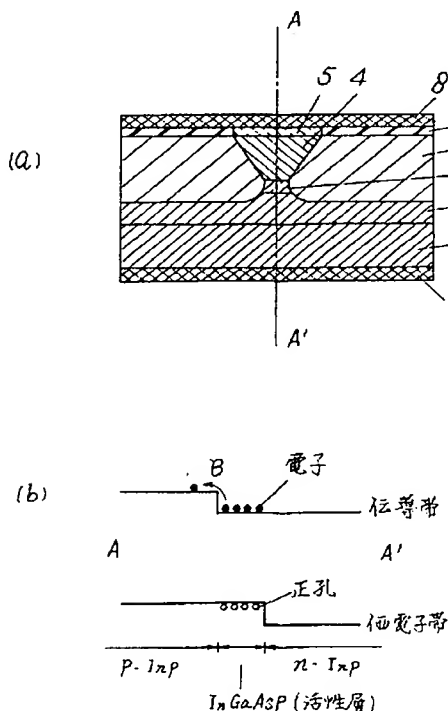
4、図面の簡単な説明

第1図(a)および(b)は従来のBHレーザの構造断面図およびA-A'に沿ったエネルギーバンド図、第2図は本発明の第1の実施例のBHレーザの構造断面図、第3図(a)、(b)は第2図のC-C'線に沿った動作を示すエネルギーバンド図、第4図(a)、(b)は $p-n-p$ および $n-p-n$ 構造の動作を示す第2図における p と n を逆にしたC-C'線に沿った動作を示すエネルギーバンド図、第5図は本発明の第2の実施例のBHレーザの構造断面図である。

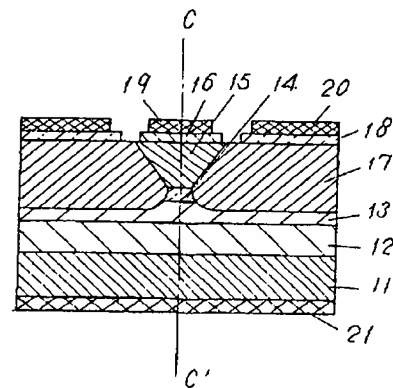
12, 34……コレクタ層、13, 34……ベース層、14, 33……活性層、15, 32……エミッタ層、17, 37……埋込層。

代理人の氏名 弁理士 中 尾 敏 男 ほか1名

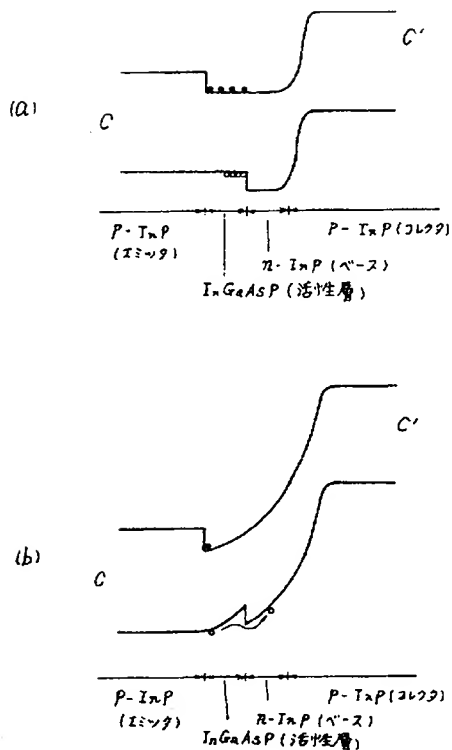
第 1 図



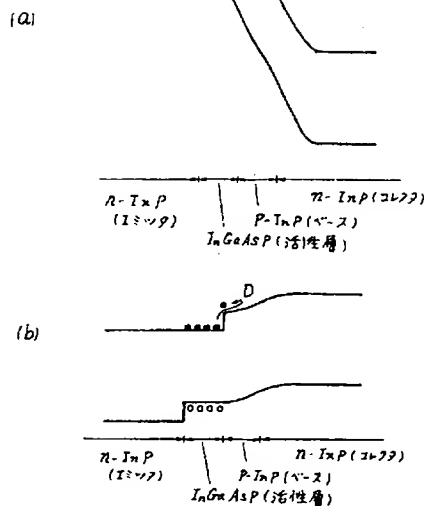
第 2 図



第 3 図



第 4 図



第 5 図

